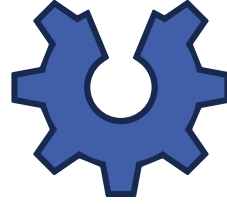


## Hardware libre



Se llama hardware libre o electrónica libre a aquellos dispositivos de hardware cuyas especificaciones y diagramas esquemáticos son de acceso público. La filosofía del software libre es aplicable a la del hardware libre y por eso forma parte de la cultura libre.

El término hardware libre se ha usado principalmente para reflejar el uso del software libre con el hardware y el lanzamiento libre de la información con respecto al hardware, a menudo incluyendo el lanzamiento de los diagramas esquemáticos, diseños, tamaños y otra información acerca del hardware.

Con el auge de los dispositivos de lógica programable reconfigurables, el compartir los diseños lógicos es también una práctica de hardware libre. En vez de compartir los diagramas esquemáticos, el código HDL es compartido. Las descripciones HDL son usadas comúnmente para instalar sistemas SoC en FPGA o directamente en diseños ASIC. Los módulos HDL, cuando se distribuyen, son llamados semiconductor intelectual property cores, o núcleos IP.

## Objetivos del CUDAR

- Propender al desarrollo sistemático del conocimiento en las áreas que utilizan o involucran automatización de sistemas y/o procesos.
- Utilizar, obtener y desarrollar herramientas computacionales para el cálculo, emulación, solución y simulación de procesos automáticos.
- Formar recursos humanos mediante una permanente capacitación.

- Promover las investigaciones y desarrollos científicos-tecnológicos con el fin de obtener la ingeniería necesaria para proyectar, diseñar y operar sistemas automatizados-robotizados de fabricación.

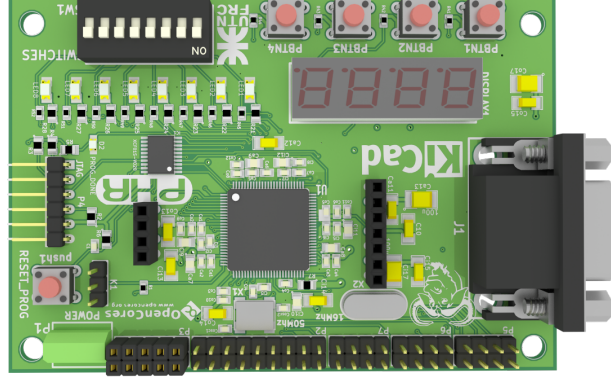
- Dinamizar la transferencia de las innovaciones tecnológicas hacia las PyMEs argentinas.
- Divulgar y difundir los resultados de los trabajos de investigación y desarrollo.

## Proyecto PHR

El proyecto *Plataforma de Hardware Reconfigurable* tiene como objetivo principal desarrollar recursos académicos para la difusión y actualización tecnológica relacionado al área digital a través de Dispositivos Lógicos Programables (PLDs).

El desarrollo comprende el diseño de hardware y software que se publican bajo licencias libres.

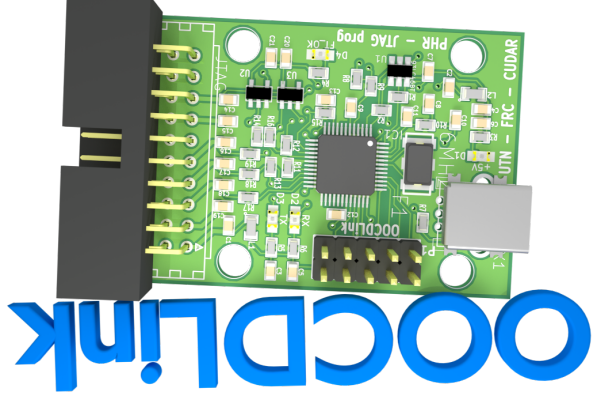
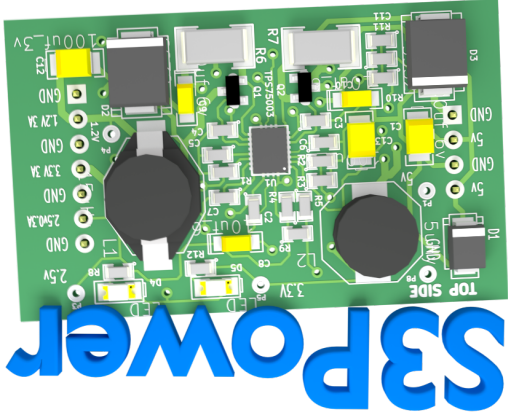
Consiste fundamentalmente en tres módulos de soporte físico. El módulo principal es la placa PHR donde se encuentran el chip FPGA, relojes, interfaces de entradas y salidas, periféricos (tales como LEDs, botones, llaves DIP, Displays de siete segmentos), etc. Además tiene conectores especiales para otros dos módulos sin los cuales la placa principal carece de funcionalidad.



## Más información

Todos los documentos y fuentes de este proyecto se encuentran en el sitio web:  
<http://opencores.org/project,phr>

La placa S3Power tiene una fuente lineal y dos fuentes conmutadas. Permite suministrar energía regulada con tres valores de tensión y distintas características de arranque. Los voltajes utilizados por la FPGA son de 1.2V, 2.5V y 3.3V.



Esta placa es la interfaz que permite la comunicación entre una computadora y la placa PHR. Su característica modular, o de circuito separado de la placa PHR principal, hace que su utilización no quede restringida a la FPGA y posibilita la interacción con los múltiples dispositivos que soportan JTAG.