

Plataforma de hardware reconfigurable

Armado final - Observaciones

Luis A. Guanuco

Noviembre 2014

LastChangedRevision : 242



Índice

1. Introducción	1
2. Placa PHR	1
3. Malas soldaduras	2
A. Acrónimos	4
B. Repositorio de proyecto	4

1. Introducción

Se genera la lista de componentes/materiales faltantes de las primeras seis placas recibidas por la CIECCA.

Cada placa tiene una numeración de la forma 01. Y a cada una de estas placas se detallarán los componentes que no se encuentran montados.

2. Placa PHR

Placa	P3 (JTAG)	P2 (GPIO)	push1(prog)	Q1, Q1 (7-seg)
01	✓	✓		
02	✓	✓		
03	✓	✓	✓	
04	✓	✓	✓	
05	✓	✓	✓	✓
06	✓	✓	✓	✓

3. Malas soldaduras

Sobre las placas 01 y 02 se soldaron en forma inversa los diodos que se encuentran serie con la tensión de alimentación (D1).

Referencias

- [1] Luis A. Guanuco, “Plataforma de hardware reconfigurable (Armado - Testeo y Documentación de las placas de prototipaje)”, Agosto 2012, 2.3.4. FPGA (PHR version BETA), 8 p.
- [2] **openocd!** (**openocd!**), “**openocd!** User’s Guide”, 25 de Noviembre del 2012, 10.7 Autoprobing, 58 p., Versión 0.7.0-dev
- [3] Luis A. Guanuco, “Plataforma de hardware reconfigurable (JTAG – Configuración OOCd-Links, (Hardware & Software)”, Marzo 2013.

A. Acrónimos

CIECCA Cámara de Industrias Informáticas, Electrónicas y de Comunicaciones del Centro de Argentina

B. Repositorio de proyecto

El proyecto se encuentra alojado en los servidores de *OpenCores*. Por lo que se puede acceder a los repositorios mediante el siguiente link, <http://opencores.org/project,phr>. De todas formas se pueden comunicar por correo, guanucoluis@gmail.com.