

Plataforma de hardware reconfigurable

Armado, Testeo y Documentación de las placas (primeras versiones)

Luis A. Guanuco

Agosto 2013



Índice

1. Introducción	1
2. Armado	1
2.1. Identificación de los componentes	2
2.2. Herramientas para soldadura <i>Surface Mount Soldering</i> (SMD)	2
3. Placas	3
3.1. OOCDBLinks	3
A. Acrónimos	5
B. Repositorio de proyecto	5

1. Introducción

Luego de la etapa de prototipado se ha logrado las primeras versiones de las diferentes placas. Junto a la documentación generada en anteriores reportes se completa el ciclo de desarrollo del proyecto en su primer versión. En el presente reporte se describirá la etapa final que hace referencia al subtítulo del informe *Armado, Testeo y Documentación de las placas*.

En esta etapa también se documentan las futuras modificaciones ya sean por errores que se hayan encontrado o por mejoras para futuras versiones.

2. Armado

Aquí se busca una metodología a implementar en el proceso de armado de las placas. Si bien a primera vista resulta una actividad sencilla, aquí se utilizan tecnologías SMD para los encapsulados y al tener varios componentes es necesario documentar el proceso

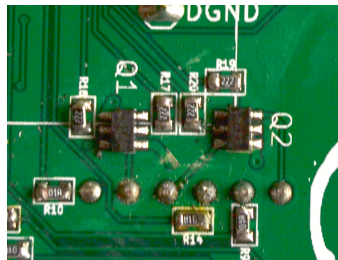
a seguir. Además se tiene en cuenta que la documentación generada será útil para otros proyectos similares. El proceso de armado podría componerse por,

- Identificación de los componentes.
- Instalación y reconocimiento de las herramientas necesarias para el proceso de soldadura SMD.
- Testeo visual (utilización de cámaras con zoom) y eléctrico sobre los pines de alimentación de los dispositivos SMD, especialmente los dispositivos semiconductores.

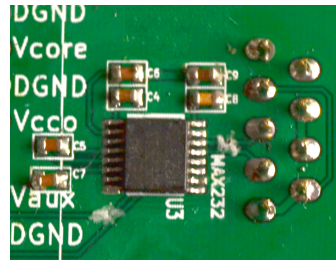
2.1. Identificación de los componentes

Para el armado de las diferentes placas, en principio, se podría suponer que se quieren montar y soldar todos los componentes. Por lo tanto se necesitará disponer de la lista de componentes por cada una de las placas. Se debe tener en cuenta que los componentes SMD son de dimensiones muy pequeñas y para algunos dispositivos pasivos no se encuentra visible su valor.

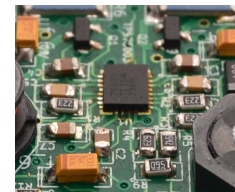
Por otro lado, los componentes que tienen una gran cantidad de pines y dimensiones chicas (como por ejemplo los encapsulados SMD de los microprocesadores, QFN) son los primeros en ser soldados. Al requerir mayor precisión en la ubicación sobre sus pines es recomendable que no se tenga la incomodidad de otros componentes en aproximaciones del componente.



(a) Soldadura simple.



(b) Soldadura media.



(c) Soldadura compleja.

Figura 1: Diferentes niveles de complejidad en el soldado de componentes con varios pines SMD.

2.2. Herramientas para soldadura SMD

La soldadura de componentes SMD fácilmente puede ser realizada con los soldadores comunes. Los equipos especializados para la soldadura de componentes SMD son costosos y en algunos casos innecesarios o fácilmente suplantado con soldadores básicos. Lo que realmente marca una diferencia entre realizar una buena o mala soldadura es la disponibilidad de un buen *Flux*. El flux es una resina adherente, que mejora substancialmente la adherencia del estaño. Esta sustancia se presenta en dos formas, una líquida y otra en pasta.

3. Placas

Las placas que se han armado son,

- OOCDBLinks
- S3Power
- PHRBoard

Las primeras dos placas ya fueron testeadas anteriormente pero en estas versiones se presentan cambios que no son significativos. La última placa es la continuación del desarrollo llevado anteriormente con la placa FPGA (PHR version BETA)[1]. Se anexará al final del reporte las observaciones sobre las potenciales modificaciones que han sido resultado del testeo que se describirán en las secciones siguientes.

3.1. OOCDBLinks

En la Figura ?? se puede ver el circuito esquemático de la placa OOCDBLinks, se aclara que con esta figura se distingan los componentes, pues esto se presenta en la sección de Anexos. En esta versión se ha modificado la posición del conector USB, en relación con la primera versión armada. Además se agregó cuatro agujeros que permitirán sujetar la placa en algún gabinete o soporte de base. En la Figura 2 se muestra el PCB con la distribución de los componentes. En las Figuras ?? y ?? se tienen los modelos en 3D de la placa. La versión final de la placa, con los componentes montados, se puede ver en las Figuras ?? y ??.

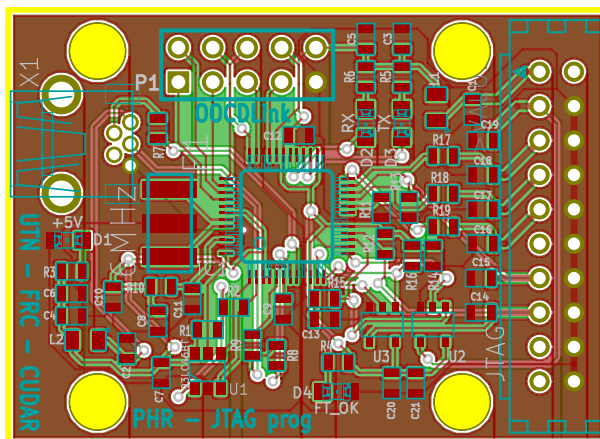


Figura 2: Distribución de los componentes en la placa *OOCDBLink*.

Referencias

- [1] Luis A. Guanuco, “Plataforma de hardware reconfigurable (Armado - Testeo y Documentación de las placas de prototipaje)”, Agosto 2012, 2.3.4. FPGA (PHR version BETA), 8 p.
- [2] *Open On-Chip Debugger* (OpenOCD), “OpenOCD User’s Guide”, 25 de Noviembre del 2012, 10.7 Autoprobing, 58 p., Versión 0.7.0-dev

A. Acrónimos

PHR Plataforma de Hardware Reconfigurable

OpenOCD *Open On-Chip Debugger*

JTAG *Joint Test Action Group*

TAP *Test Access Port*

SVF *Serial Vector Format*

CPLD *Complex Programmable Logical Device*

FPGA *Field Programmable Gate Array*

PROM *Programmable Read-Only Memory*

SO sistema operativo

GPL *General Public License*

UTN-FRC Universidad Tecnológica Nacional – Facultad Regional Córdoba

SMD *Surface Mount Soldering*

B. Repositorio de proyecto

El proyecto se encuentra alojado en los servidores de *OpenCores*. Por lo que se puede acceder a los repositorios mediante el siguiente link, <http://opencores.org/project,phr>
De todas formas se pueden comunicar por correo, guanucoluis@gmail.com.